**การทดลองที่ 5 การนำทรานซิสเตอร์มาใช้งานในลักษณะของสวิตช์**

**<u>จุดประสงค์</u>**

เพื่อศึกษาการทำงานของไบโพล่าทรานซิสเตอร์ในลักษณะของการสวิตช์ และชดเชยเพื่อเพิ่มความเร็วในการทำงานของการสวิตช์

**<u>บทนำ</u>**

ในการนำทรานซิสเตอร์ไปใช้งานเป็นวงจรขยาย ทรานซิสเตอร์นั้นจะทำงานอยู่ในบริเวณแอคทีฟ สำหรับการนำทรานซิสเตอร์มาใช้งานในลักษณะการสวิตช์ ทรานซิสเตอร์นั้นจะทำงานในบริเวณอิ่มตัวและบริเวณคัทออฟ ในการทำงานแบบสวิตช์ของทรานซิสเตอร์ในอุดมคติ เมื่อขนาดของ $V_{BE}$ เพียงพอที่จะให้รอยต่ออีมิตเตอร์นำกระแส ก็จะมีการไหลผ่านทรานซิสเตอร์นั้นทันที แต่ในความเป็นจริงหาได้เป็นเช่นนั้นไม่ ถ้าป้อนอินพุท $V_{in}$ ในลักษณะของ step input จะต้องเสียเวลาส่วนหนึ่งไปในการประจุหรือคายประจุของ capacitance ที่รอยต่อของทรานซิสเตอร์ ซึ่งจะทำให้เกิด Delay ขึ้น ดังรูปที่ 1 นิยามของค่าเวลาต่างๆ ของระบบใดๆ มีดังต่อไปนี้

Rise time : $t_r$ คือเวลาที่ใช้ในการเพิ่มขึ้นของกระแส หรือศักดาใดๆ จาก 10% ของค่าสูงสุด (ไม่รวม over shoot) ไปยัง 90%

Fall time : $t_f$ คือ เวลาที่ใช้ในการลดลงของกระแส หรือศักดาจาก 90% ของค่าสูงสุดลงสู่ 10%

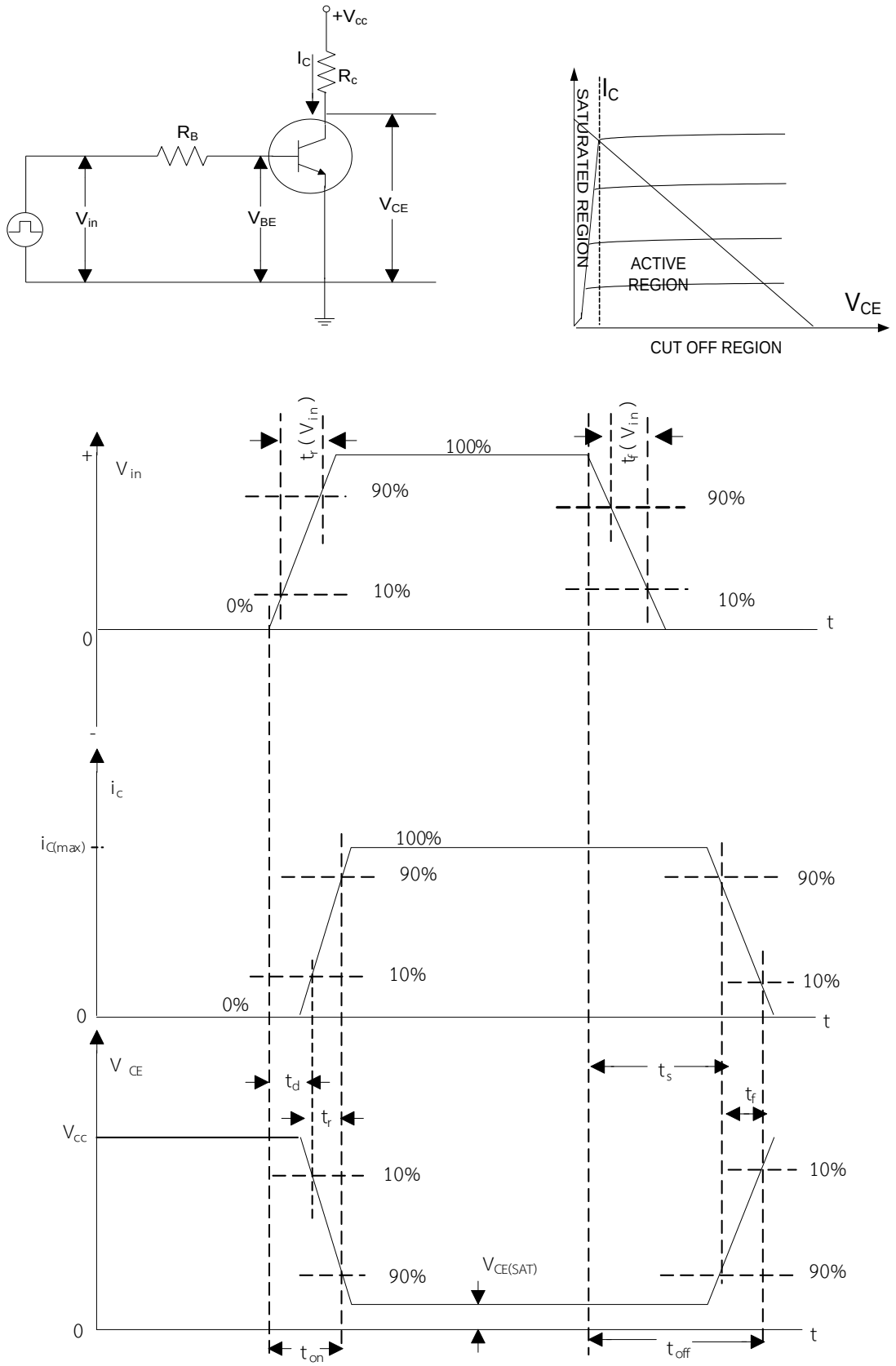
Delay time : $t_d$ คือ เวลาที่นับจากขณะที่เริ่มต้น Drive input ไปจนถึงเวลาที่ output เริ่มตอบสนองถึง 10% ของค่าสูงสุด

On time : $t_{on}$ คือ เวลาที่นับจากขณะที่เริ่มต้น Drive input ไปจนถึงเวลา output เริ่มตอบสนองถึง 90% ของค่าสูงสุดซึ่ง

$$t_{on} = t_d + t_r \quad (1)$$

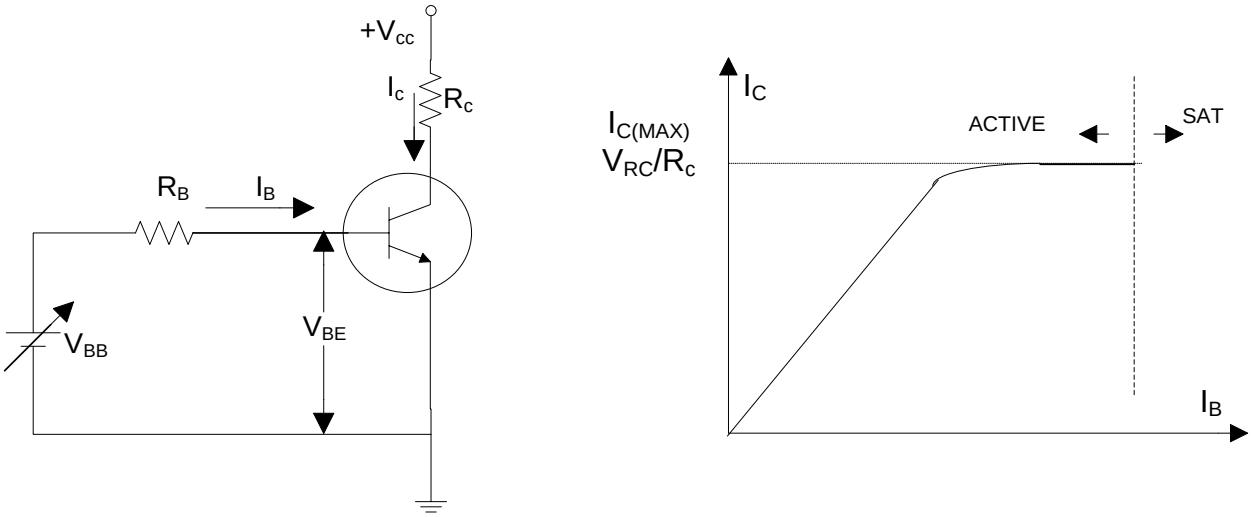
Storage time : $t_s$ คือ เวลาที่นับจากเมื่อ input drive หมดไป ไปจนถึงเวลาที่ output เริ่มตอบสนองลดลงเหลือ 90% ของค่าสูงสุด

Off time : $t_{off}$ คือ เวลาที่นับจากเมื่อ input drive หมดไป ไปจนถึงเวลาที่ output ตอบสนองจนลดลงเหลือ 10% ของค่าสูงสุด


+Vcc
IC
Rc
RB
Vin
VBE
VCE
IC
SATURATED REGION
ACTIVE REGION
VCE
CUT OFF REGION
tr ( Vin )
tf ( Vin )
100%
90%
10%
0%
Vin
t
0
ic
iC(max)
VCE
td
tr
ts
tf
Vcc
VCE(SAT)
ton
toff

**รูปที่ 1**

$$t_{off} = t_s + t_r \quad (2)$$




**รูปที่2**

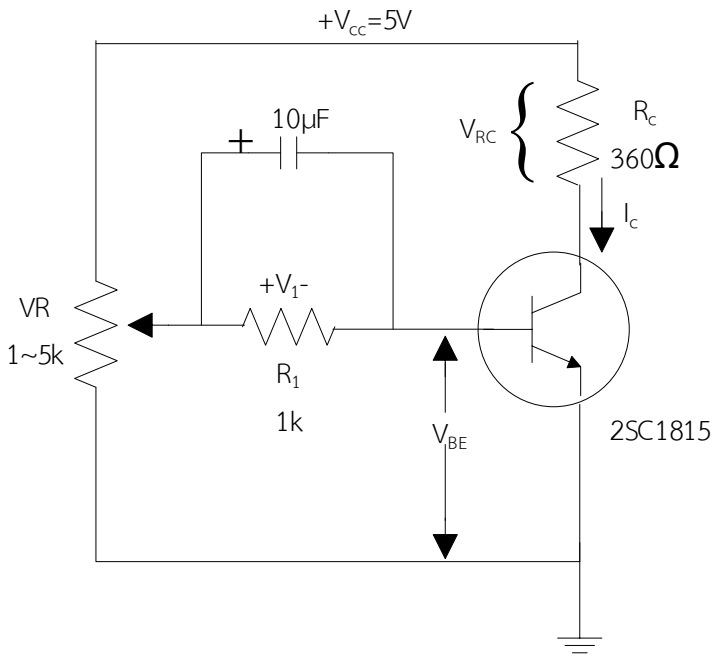
จากรูปที่ 2 ค่าของกระแส $I_c$ สูงสุดจะไหลได้ไม่เกิน

$$I_{C(MAX)} = \frac{[V_{CC} - V_{CE(SAT)}]}{R_L} \quad (3)$$

เมื่อเราให้ศักดาไบอัส $V_{BE}$ เพิ่มขึ้นไปเรื่อยๆกระแส $I_C$ก็จะเพิ่มขึ้นตาม $I_B$เมื่อค่า$I_C$เพิ่มขึ้นจนเกือบถึงหรือถึง $I_{C(MAX)}$ $I_C$ จะไหลมากกว่า $I_{C(MAX)}$ ไม่ได้แม้ว่าจะเพิ่ม $I_B$เข้าไปอีกเท่าใดก็ตาม ในขณะนี้ทรานซิสเตอร์จะเข้าสู่สภาวะอิ่มตัว ในขณะที่ทรานซิสเตอร์เข้าสู่สภาวะอิ่มตัวจะพบว่า

- การที่จะขับทรานซิสเตอร์ให้เจ้าสู่การนำกระแสอย่างเต็มที่ (อิ่มตัว) จะต้องใช้ $I_B$มากกว่าการใช้งานปกติ หรือกล่าวอีกนัยหนึ่งว่า ค่า $\beta$ ของทรานซิสเตอร์ในขณะอิ่มตัว $\beta_{(SAT)}$จะมีค่าต่ำกว่า $\beta$ ของทรานซิสเตอร์นั้น โดยปกติค่า $\beta_{(SAT)}$มักมีค่าไม่เกิน 20
- ขณะที่ทรานซิสเตอร์อิ่มตัว ค่าของศักดา $V_{BE}$ ที่ขับทรานซิสเตอร์นั้นอิ่มตัวจะมีมากกว่า $V_{BE}$ในสภาวะปกติ และจะมีมากกว่าศักดา $V_{CE(SAT)}$ซึ่งจะทำให้รอยต่อ BC จะกลายเป็น Forward Bias ซึ่งจะทำให้มีประจุสะสมในตัวทรานซิสเตอร์มากกว่าสภาวะปกติ
- จากการที่ต้องขับทรานซิสเตอร์มากกว่าปกติ จะทำให้ประจุจำนวนมากสะสมอยู่ในตัวทรานซิสเตอร์ ซึ่งจะทำให้เวลาในการตอบสนองของทรานซิสเตอร์ช้าลง กว่าในขณะที่ทำงานในลักษณะของวงจรขยาย

**การทดลองตอนที่ 1 ทรานซิสเตอร์ที่สภาวะอิ่มตัว**




**รูปที่ 3**

1.1) ต่อวงจรตามรูปที่ 3 ก่อนป้อนไฟเลี้ยงวงจรให้ปรับขากลางของ VR มีค่าต่ำสุดก่อน

1.2) ใช้ออสซิลโลสโคปวัดศักดาคร่อม $\mathbf{R_c}$ : $\mathbf{V_{RC}}$ แล้วค่อยๆปรับ VR จะมีค่าค่อยๆ เพิ่มขึ้น ค่อยๆ ปรับค่า VR ช้าๆ จนศักดา $\mathbf{V_{RC}}$มีค่าไม่เพิ่มขึ้น แล้วให้หยุดปรับ VR ทันที

ในขณะนี้ทรานซิสเตอร์อยู่ในสภาวะนำกระแสอิ่มตัว วัดศักดาคร่อม $\mathbf{R_c}$ : $\mathbf{V_{RC}}$ , $\mathbf{V_{BE}}$ , $\mathbf{V_1}$

$\mathbf{V_{RC}}$ = .....V = จะได้ $\mathbf{I_C = V_{RC}/R_C}$ = .....mA = $\mathbf{I_{C(SAT)}}$

$\mathbf{V_{BE}}$ = .....V = $\mathbf{V_{BE(SAT)}}$

$\mathbf{V_1}$ = .....V, $\mathbf{I_B = V_1/R_1}$ = .....μA

$\mathbf{V_{CE} = V_{CC} - V_{RC}}$ = .....V = $\mathbf{V_{CE(SAT)}}$

จะได้ $\mathbf{V_{CB} = V_{CE} - V_{BE}}$ = .....V

1.3) เปลี่ยนค่า $\mathbf{R_C}$ เป็น 100 Ω ปรับขากลางของ VR ให้ปรับขากลางของ VR มีค่าต่ำสุดก่อนจ่ายไฟเลี้ยงวงจร วัดศักดาคร่อม $\mathbf{R_c}$ : $\mathbf{V_{RC}}$ ค่อยๆ ปรับ VR ช้าๆจนทำให้ $\mathbf{V_{RC}}$ มีค่าเป็น $\mathbf{100\Omega \times I_{C(SAT)}}$จากข้อ 1.2 =.....V ซึ่งจะทำให้ทรานซิสเตอร์มีกระแสไหลเท่าๆกับ $\mathbf{I_{C(SAT)}}$ ซึ่งวัดในข้อที่ 1.2

เมื่อปรับ VR จนทรานซิสเตอร์มีกระแสไหลเท่ากับ $\mathbf{I_{C(SAT)}}$ ของข้อ 1.2 แล้วให้หยุดปรับ VR ทันที ในขณะนี้ทรานซิสเตอร์มีกระแส $\mathbf{I_C}$ ไหล = เท่ากับ $\mathbf{I_{C(SAT)}}$ ของข้อ 1.2 แต่อยู่ในสภาวะแอกทีฟ วัดศักดา $\mathbf{V_{BE}}$ , $\mathbf{V_{CE}}$ , $\mathbf{V_1}$

$\mathbf{I_C = V_{RC}/R_C}$ .....mA

วัดค่า $\mathbf{V_1}$ = .....V จะได้ $\mathbf{I_B = V_1/1k}$ = .....μA

$\mathbf{V_{BE}}$ = .....V

$\mathbf{V_{CE}}$ = .....V

จะได้ $\mathbf{V_{CB} = V_{CE} - V_{BE}}$ = .....V

1.4) เปรียบเทียบค่า $\mathbf{I_B}$ และ $\mathbf{V_{CB}}$ ของข้อ 1.2 กับ 1.3 (มากกว่าหรือน้อยกว่า, ทิศทางของไบอัส)

1.4.1 ทรานซิสเตอร์นำกระแสอิ่มตัว (จากข้อ 1.2)

$\mathbf{I_{C(SAT)}}$ = .....mA, $\mathbf{I_B}$ = ..... ...μA

$V_{BE}$ = .....V, $V_{CB}$ = .....V

1.4.2 ทรานซิสเตอร์แอคทีฟ (จากข้อ 1.3)

$I_C$ = .....mA (เท่ากับ $I_{C(SAT)}$ ), $I_B$ = .....μA

$I_B$ = .....μA เปรียบเทียบกับ ข้อ 1.2 พบว่า.....

$V_{BE}$ = .....V เปรียบเทียบกับ ข้อ 1.2 พบว่า.....

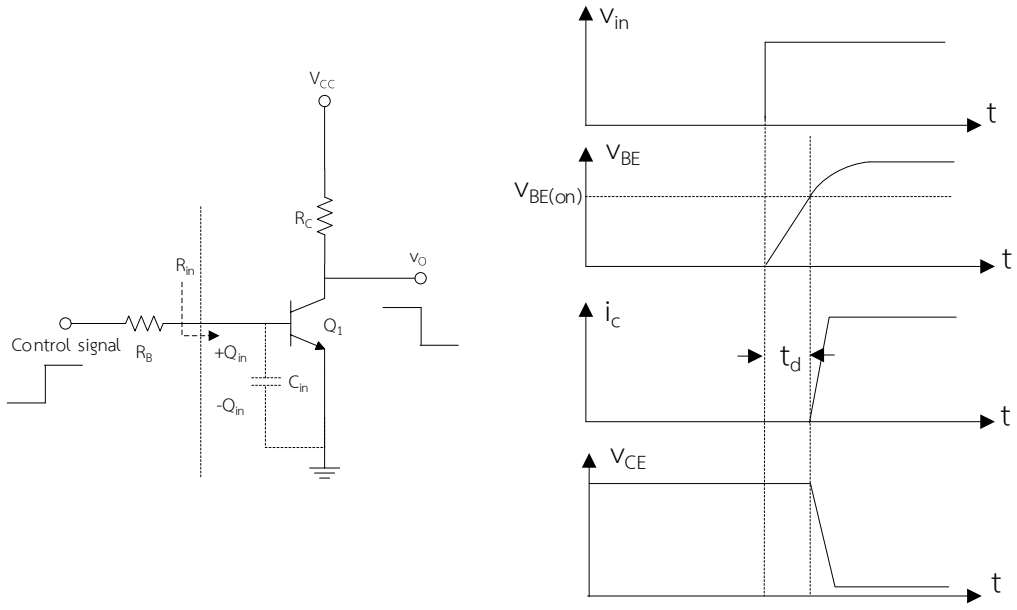
$V_{CB}$ = .....V เปรียบเทียบกับ ข้อ 1.2 พบว่า.....

1.4.3 เปรียบเทียบค่า $V_{CE(SAT)}$ กับค่า $V_{BE(SAT)}$ ที่วัดได้กับค่าจาก Datasheet

.....

.....

**การทดลองตอนที่ 2 ผลของความจุไฟฟ้าที่รอยต่อ BE**



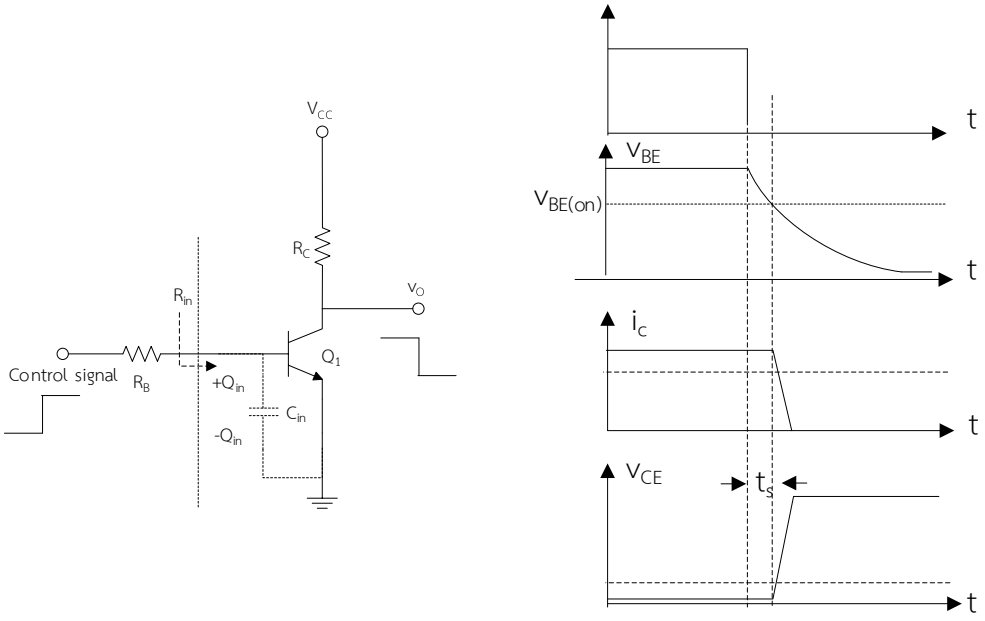

**รูปที่ 4** cut-off to saturate transition

ที่รอยต่อภายในตัวทรานซิสเตอร์ ไม่ว่าจะได้รับ Forward Bias หรือ Reverse Bias ก็ตามจะมี Capacitance เกิดขึ้นที่รอยต่อเสมอ ซึ่งทำให้เกิด Delay ขึ้นในวงจร

หากพิจารณาในรูปที่ 4 เมื่อเราป้อน step input ให้กับทรานซิสเตอร์ กระแสอินพุทจะต้องเสียเวลาส่วนหนึ่งในการประจุ $C_{in}$ เพื่อให้ $V_{BE}$ มีค่าเพียงพอที่จะทำให้รอยต่อ BE นำกระแส และจากการที่อินพุทจะขับทรานซิสเตอร์ให้นำกระแสอย่างเต็มที่นั้นจะมีค่ามากกว่าปกติ ค่าของ $C_{in}$ จะมีค่ามากกว่า $C_{in}$ ของวงจรขยายปกติหลายเท่า

ในขณะที่อินพุทที่ขับทรานซิสเตอร์หมดไปจะเป็นดังรูปที่ 5 เมื่ออินพุทลดลงเป็นศูนย์ทันทีทันใด ในขณะที่ทรานซิสเตอร์นำกระแสอย่างเต็มที่ จะเต็มไปด้วยประจุ หรือ $C_{in}$ มีประจุอยู่มากมาย เมื่ออินพุทลดลงอย่างทันทีทันใด ประจุที่สะสมอยู่ใน $C_{in}$ จะยังคงทำให้ทรานซิสเตอร์นำกระแสอยู่ต่อไป ถึงแม้ว่าจะไม่มีอินพุทแล้วก็ตาม จนเวลาผ่านไปชั่วระยะ

หนึ่ง $C_{in}$ จะคายประจุจนศักดาคร่อม $C_{in}$ มีค่าไม่เพียงพอที่จะทำให้รอยต่อ BE นำกระแสทรานซิสเตอร์จึงจะเข้าสู่สภาวะคัทออฟ




**รูปที่ 5** Saturated to cut-off transition

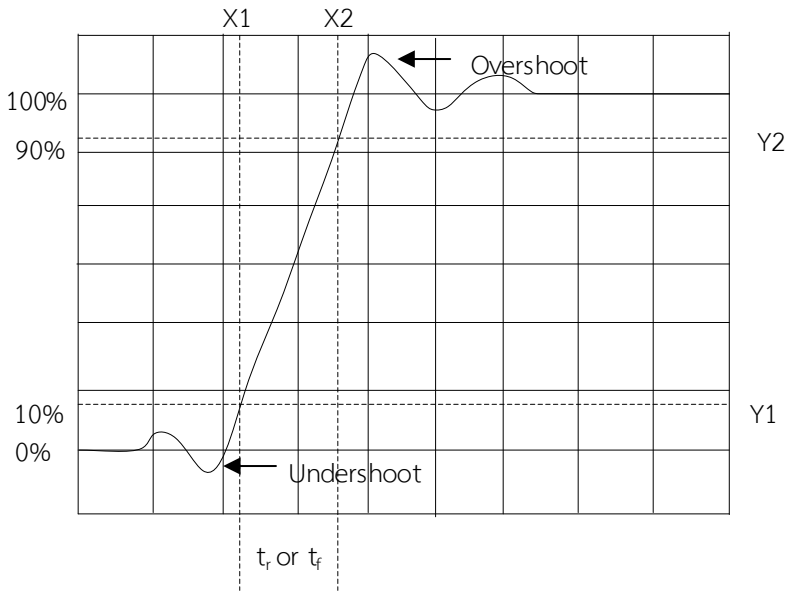
**ในการวัดค่าเวลาต่างๆให้ดำเนินการวัดและบันทึกข้อมูลดังต่อไปนี้**

ก) ขยายกราฟ (ปุ่ม Horizontal) ให้เห็นช่วงขาขึ้นหรือขาลงของสัญญาณ ให้ปรับเลื่อนซ้ายขวาเลือกเฉพาะตำแหน่งที่จะวัด (เฉพาะขาขึ้นหรือขาลง) ดังรูป

ข) ปรับมาตราส่วนของแนวตั้ง (V/Div)ให้เห็นรูปคลื่นบนจอมีขนาดใหญ่กว่า 6 ช่อง ปรับ เลื่อนซ้ายขวาเพื่อให้อ่านค่าได้สะดวกดังรูป

ค) ใช้ออสซิลโลสโคปวัดอินพุทเทียบกับเอาท์พุท พร้อมกันทั้ง 2 ช่อง โดยวัดในลักษณะของ DC ดังนั้นจะต้องหาระดับของกราวนด์ด้วยทุกครั้ง

ง) วาดหรือบันทึก waveform ไว้ แล้วอ่านค่าเวลาต่างๆ จากรูปกราฟอาจจะสะดวกกว่าอ่านค่าเวลาบนจอออสซิลโลสโคป สำหรับออสซิลโลสโคปบางรุ่น จะมี cursors X1 X2 กับ Y1 Y2 ช่วยให้สามารถค่าเวลาต่างๆได้จากออสซิลโลสโคปโดยตรง

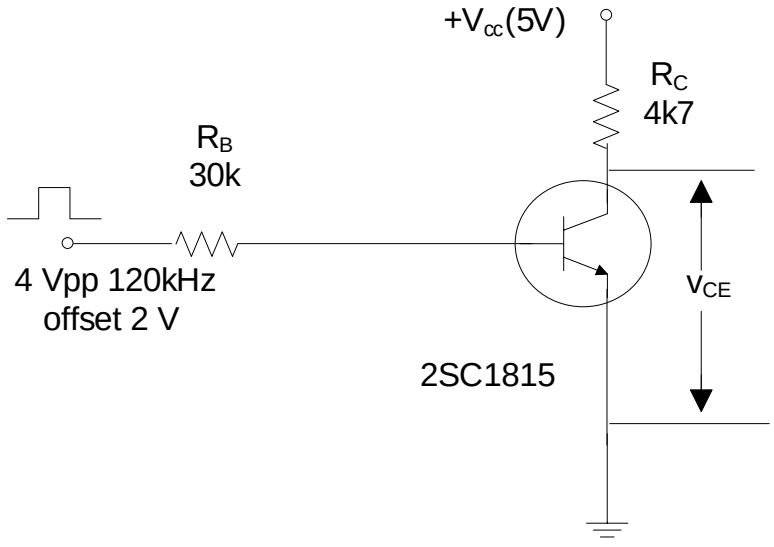



**รูปที่ 7**

2.1) ต่อวงจรดังรูปที่ 8 ป้อนสัญญาณอินพุทเป็น square wave ขนาด 4 $V_{pp}$ ความถี่ 120kHz Offset 2 V

2.2) ใช้ออสซิลโลสโคปวัดรูปร่างของสัญญาณอินพุทและเอาท์พุทบันทึกรูปกราฟลงในตารางกราฟที่ 2-1 เปรียบเทียบกัน วัดค่า $\mathbf{t_d}$, $\mathbf{t_r}$, $\mathbf{t_s}$, $\mathbf{t_f}$ ของเอาท์พุท

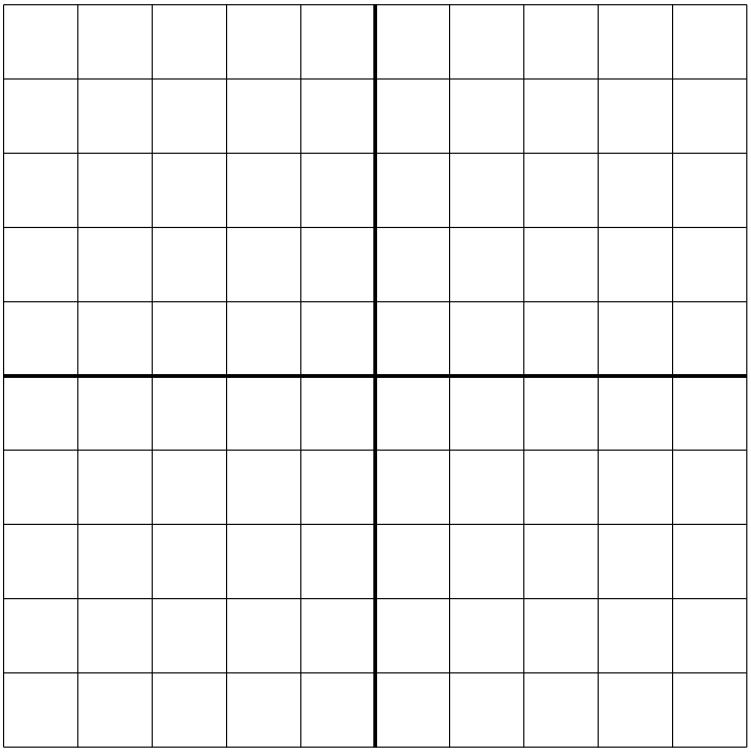
$t_r$ =....., $t_d$=....., $t_s$=....., $t_f$=.....




**รูปที่ 8**

2.3) เปลี่ยนค่า $\mathbf{R_B}$ เป็น 10K วัดค่าเวลาต่างๆของเอาท์พุทเหมือนข้อ 2.2 บันทึกรูปกราฟ $V_o$ ลงในตารางกราฟที่ 2-1 และวัดค่า $\mathbf{t_d}$, $\mathbf{t_r}$, $\mathbf{t_s}$, $\mathbf{t_f}$ เปรียบเทียบความแตกต่างกับข้อ 2.2

$t_r$ =....., $t_d$=....., $t_s$=....., $t_f$=.....



Vin _____ V/Div

2.2 _____ V/Div

2.3 _____ V/Div

Time/Div_____

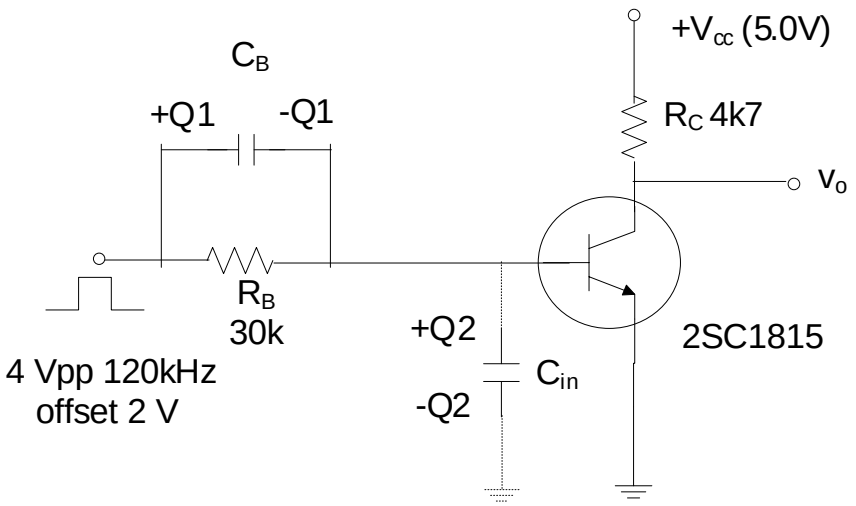
**ตารางกราฟรูปที่ 2-1**

**การทดลองตอนที่ 3 การชดเชยผลที่เกิดขึ้นเนื่องจาก Input capacitance ระหว่างรอยต่อ BE**

สามารถทำได้โดยใช้ $C_B$ ต่อขนานกับ $R_B$ $C_B$นี้มีชื่อเรียกว่า Speed up capacitor เมื่อทรานซิสเตอร์ได้รับอินพุทอย่างทันทีทันใด $C_B$ จะเสมือนลัดวงจร และจะถูกประจุอย่างรวดเร็ว Input capacitance ภายใน ( $C_{in}$) ก็จะประจุอย่างรวดเร็วโดยผ่าน $C_B$ ทำให้ทรานซิสเตอร์เริ่มทำงานได้เร็วขึ้น ถ้าเลือกค่า $C_B$ เหมาะสม ประจุที่ $C_B$ จะเท่ากับประจุ $C_{in}$ เมื่ออินพุทที่ขับเบสลดลงอย่างทันทีทันใดประจุ $+Q_2$ ใน $C_{in}$ จะถูก Recombination กับ $-Q_1$ที่ $C_B$ ทำให้ทรานซิสเตอร์คัทออฟได้เร็วขึ้นถ้าใช้ $C_B$ น้อยเกินไปก็จะไม่สามารถชดเชยได้ แต่ตัว $C_B$ ค่ามากเกินไปก็จะทำให้เกิด Overshoot หรือ Undershoot

ค่า C ที่เหมาะสมจะมีค่าประมาณ

$$C_B R_B = C_{in} R_{in} \qquad (4)$$



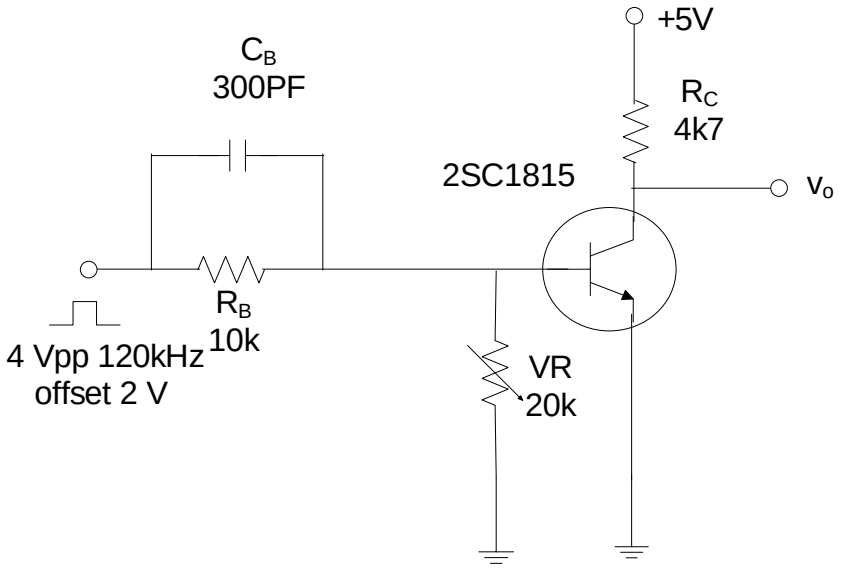

**รูปที่ 9**

3.1) ใช้วงจรในรูปที่ 9 $\mathbf{C_B}$ ค่าไม่เกิน 50 pF $\mathbf{C_{in}}$ เป็นตัวเก็บประจุที่มีอยู่ภายในตัวทรานซิสเตอร์อยู่แล้ว ไม่ต้องต่อ บันทึกรูปคลื่น $V_o$ ลงในตารางกราฟที่ 3-1 และวัดค่า $\mathbf{t_d}, \mathbf{t_r}, \mathbf{t_s}, \mathbf{t_f}$

$t_r$ =....., $t_d$=....., $t_s$=....., $t_f$=.....

3.2) ใช้วงจรในรูปที่ 10 ก่อนเปิดไฟเลี้ยงวงจรให้ปรับค่า **VR ให้มีค่าสูงสุด**ก่อน เมื่อป้อนไฟเลี้ยงวงจรจะเห็นรูปคลื่นเอาท์พุทมี Undershoot เกิดขึ้น ดังแสดงในรูปที่ 7 ซึ่งแสดงว่าค่าของ $\mathbf{C_B}$ มากเกินไป

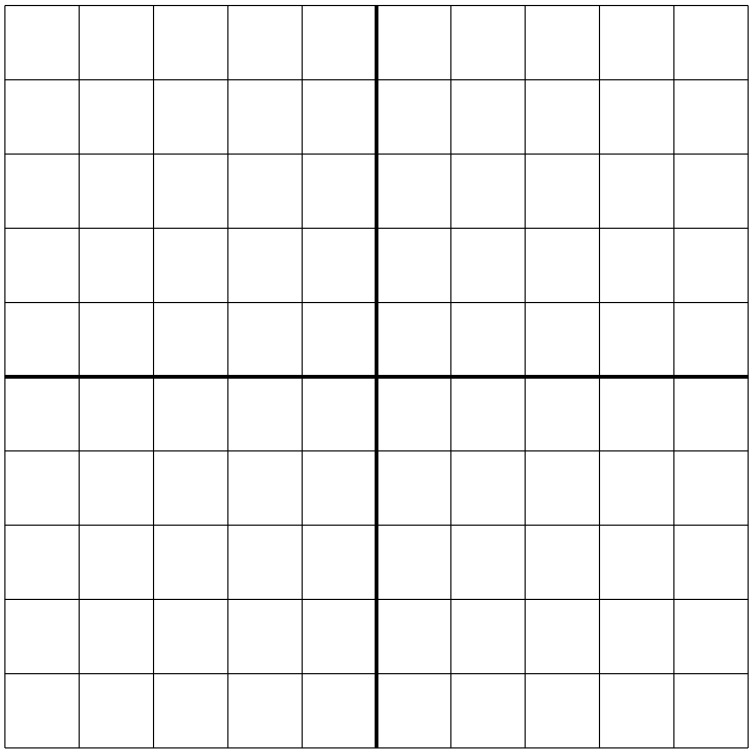
เพื่อที่จะชดเชยผลของ $\mathbf{C_{in}}$ อย่างพอเหมาะค่าของ $\mathbf{C_B}$จะต้องมีค่าเป็น $\mathbf{C_{in}R_{in}/R_B}$ ในที่นี้จะเปลี่ยนค่า $\mathbf{R_{in}}$ ของวงจรเพื่อให้ค่าของ $\mathbf{C_B}$ สอดคล้องกับสมการที่ 4 โดยค่อยๆปรับค่า VR จะเห็นว่า Undershoot จะค่อยๆ ลดลงปรับ VR จน Undershoot หมดไป **(ถ้าพบว่าไม่มี Undershoot ก็ข้ามขั้นตอนนี้ไป)**




**รูปที่ 10**

3.3 บันทึกรูปคลื่น $V_o$ ลงในตารางกราฟที่ 3-1 และวัดค่า $\mathbf{t_d}$, $\mathbf{t_r}$, $\mathbf{t_s}$, $\mathbf{t_f}$ ห้ามปรับค่า VR อีกแล้วทำการทดลองต่อไป

$t_r$ =....., $t_d$=....., $t_s$=....., $t_f$=.....



Vin _____ V/Div

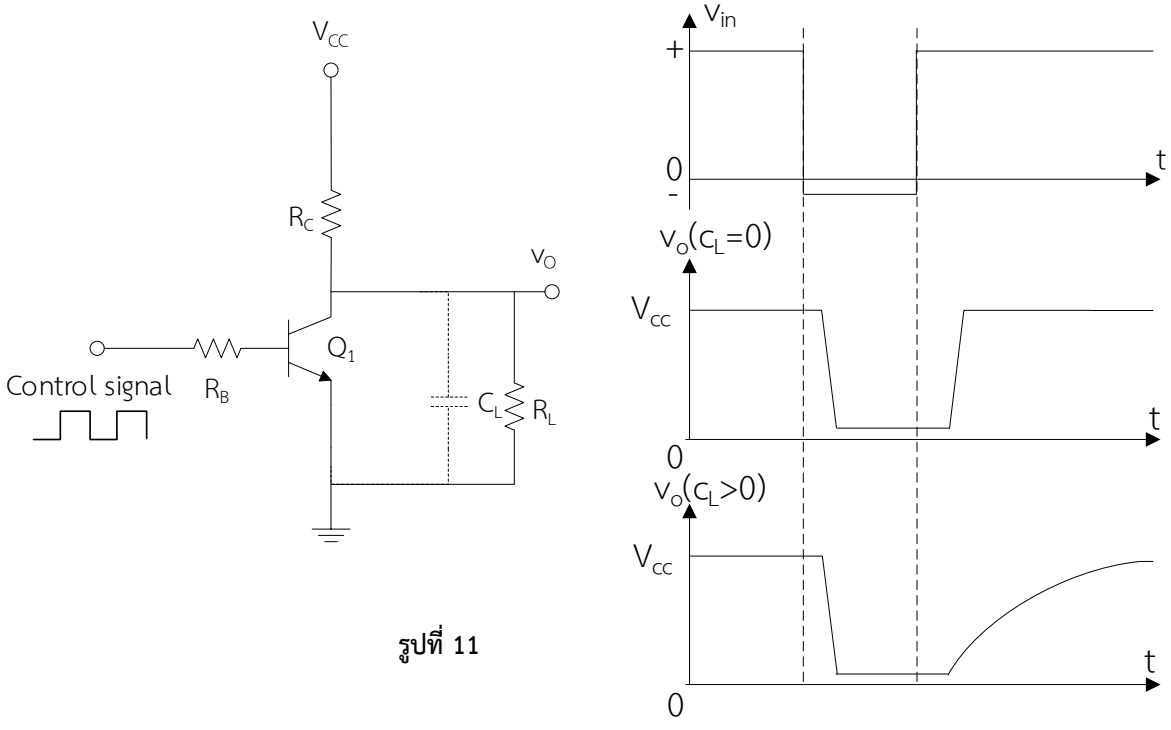
3.1 _____ V/Div

3.3 _____ V/Div

Time/Div_____

**ตารางกราฟรูปที่ 3-1**

**การทดลองตอนที่ 4 ผลของ Capacitive load**

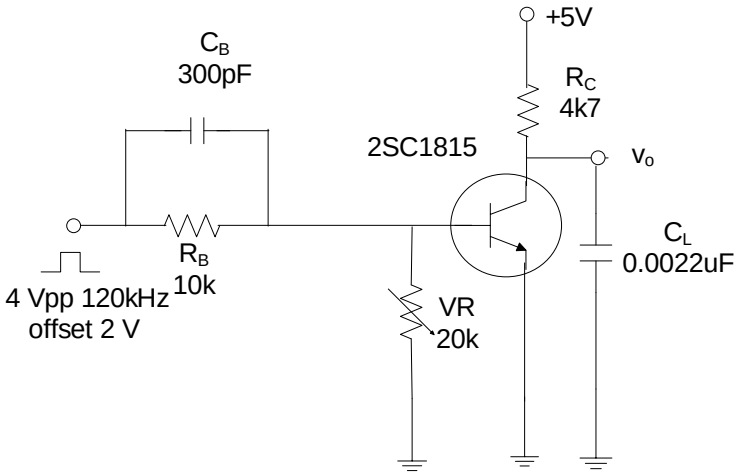



**รูปที่ 11**

ในการใช้งานบางครั้งอาจมีโหลดที่เป็น C ค่าสูงๆได้เช่น สายยาวๆ การตอบสนองที่วงจรทางเอาท์พุทจะเหมือนการตอบสนองของวงจร Low pass Filter ต่อสัญญาณพัลส์

4.1) **จากข้อ 3.2** รูปที่ 11 ต่อ $C_L$ ประมาณ 0.0022 µF ดังแสดงในรูปวงจรที่ 12 บันทึกรูปร่างของสัญญาณ $V_o$ ลงในตารางกราฟรูปที่ 4-1 และวัดค่า $t_d$, $t_r$, $t_s$, $t_f$

$t_r$ =....., $t_d$=....., $t_s$=....., $t_f$=.....




**รูปที่ 12**

**คำถาม**

1. เปรียบเทียบผลที่ได้จากข้อ 3.1 กับข้อ 2.2 และอธิบายสาเหตุของปรากฏการณ์ที่เกิดขึ้น
2. เปรียบเทียบผลที่ได้จากข้อ 3.2 กับข้อ 2.2 และ 2.3 และอธิบายสาเหตุของปรากฏการณ์ที่เกิดขึ้น
3. เปรียบเทียบผลที่ได้จากข้อ 4.1 กับข้อ 3.2 และอธิบายสาเหตุของปรากฏการณ์ที่เกิดขึ้น
4. ยกตัวอย่างวงจรที่มีการนำทรานซิสเตอร์ไปใช้งานในลักษณะของสวิทช์

**สรุปและวิเคราะห์ผลการทดลอง**